

Procédé d'interconnexion de composants actif et passif et composant hétérogène à faible épaisseur en résultant

5 La présente invention concerne un procédé d'interconnexion de composants actif et passif, à deux ou trois dimensions, et les composants hétérogènes à faible épaisseur en résultant.

 Il existe une très forte tendance à l'amincissement des composants et plus particulièrement des composants actifs de type pastille
10 semi-conductrice ou « puce ». En ce qui concerne les composants passifs, et notamment les condensateurs, seuls les condensateurs déposés sur substrat (verre, alumine, silicium) peuvent avoir des épaisseurs comparables à celles des composants actifs amincis. L'inconvénient de ces condensateurs déposés vient de leur très faible permittivité, celle-ci allant de 4 à quelques
15 dizaines, tandis que les permittivités des condensateurs céramiques atteignent plusieurs milliers. Ces derniers condensateurs à base de titanate de baryum sont très stables et très fiables. Jusqu'à ce jour, les fabricants essaient de réduire leur épaisseur et celle-ci atteint 0,5 à 0,6 mm. Or pour les applications d'empilage de composants en trois dimensions, il devient
20 possible d'empiler des puces amincies de 150, 100, voire 50 microns. Ceci n'est pas compatible avec les épaisseurs des condensateurs céramiques actuels de 500 à 600 microns. Or pour le découplage des puces numériques, il est nécessaire de disposer de plusieurs condensateurs par puce avec des valeurs capacitives de 100 à 200 nanofarads. Seuls les condensateurs
25 céramiques peuvent permettre d'obtenir de telles valeurs dans des dimensions surfaciques réduites (par exemple 1 à 2 mm²).

 La présente invention permet de remédier aux inconvénients précités en proposant un procédé d'interconnexion de composants actif et passif, s'appliquant notamment à l'interconnexion de composants actifs de
30 type puces et de condensateurs céramiques, permettant de réaliser des composants hétérogènes à deux ou trois dimensions de faible épaisseur. Le procédé est basé sur un amincissement simultané des composants actif et passif enrobés dans une couche de polymère par surfacage hétérogène, c'est-à-dire appliqué de façon non sélective à la fois aux composants passif
35 et actif et à la couche de polymère les enrobant, la déposante ayant montré que, de façon surprenante, ce procédé n'affecte pas significativement les

2

performances des composants passifs, y compris les condensateurs céramiques.

Plus précisément, l'invention propose un procédé d'interconnexion de composants actif et passif, munis de plots pour leur interconnexion, caractérisé en ce qu'il comprend :

- le positionnement et la fixation sur un support plan d'au moins un composant actif et un composant passif, les plots étant en contact avec le support ,
- le dépôt d'une couche de polymère sur l'ensemble du support et desdits composants,
- le retrait du support,
- la redistribution des plots entre les composants et/ou vers la périphérie au moyen de conducteurs métalliques agencés selon un schéma prédéterminé, permettant d'obtenir une structure hétérogène reconstituée,
- l'amincissement hétérogène de ladite structure par surfacage non sélectif de la couche de polymère et d'au moins un composant passif .

D'autres avantages et caractéristiques apparaîtront plus clairement à la lecture de la description qui suit, illustrée par les figures annexées qui représentent :

- la figure 1, un mode de réalisation du procédé selon l'invention;
- les figures 2A, 2B et 2C des exemples de réalisation des étapes du procédé selon la revendication 1 ;
- les figures 3A et 3B des exemples de réalisation de l'étape préalable d'amincissement sur des condensateurs céramiques ;
- la figure 4, le schéma d'une résistance auquel peut s'appliquer le procédé selon l'invention ;
- la figure 5, le procédé selon l'invention appliqué à l'interconnexion en trois dimensions ;
- la figure 6, un schéma illustrant des étapes du procédé décrit sur la figure 5 ;
- la figure 7, un schéma montrant selon une vue de coupe un composant hétérogène 3D aminci obtenu par le procédé décrit à partir de la figure 5 ;

3

- La figure 8, un schéma illustrant les étapes d'un procédé interconnexion 3D à faible épaisseur selon l'invention selon une variante.

Sur ces figures, les mêmes références se rapportent aux éléments
5 identiques. Par ailleurs, pour la clarté des dessins, l'échelle réelle n'a pas été respectée.

La figure 1 décrit un mode de réalisation du procédé d'interconnexion de composants passif et actif selon l'invention, notamment pour la réalisation de composants hétérogènes à trois dimensions de très
10 faible épaisseur. Par composant hétérogène, on entend un composant électronique comprenant à la fois un ou plusieurs composants actif(s) et passif(s) connectés ensemble en vue de former un circuit électronique afin d'assurer une fonction électronique donnée. Le composant actif comprend tout composant couramment appelé "puce" et mettant en œuvre la
15 technologie des semi-conducteurs, par exemple de type diode, transistor, ou circuit intégré. Par composant passif on entend les autres composants, qu'il s'agisse de composants classiques de type résistance, condensateur ou inductances montées en surface, ou encore les composants électromécaniques gravés dans le Silicium et connus sous le nom de MEMS
20 (abréviation de l'expression anglosaxonne « Micro ElectroMechanical Systems »). Comme cela a été expliqué précédemment, l'épaisseur des composants passifs et notamment des condensateurs céramiques, de l'ordre de 500 à 600 microns, limite la possibilité d'amincissement des composants hétérogènes, et notamment des composants hétérogènes à trois dimensions.
25 Le procédé selon l'invention permet de pallier cet inconvénient.

Le procédé décrit dans l'exemple de la figure 1 comprend notamment l'amincissement préalable des composants passifs (étape 10, facultative), le positionnement et la fixation sur un support plan d'au moins un composant actif et un composant passif (étape 11), le dépôt d'une couche
30 de polymère sur l'ensemble du support et des composants (étape 12), la rectification de la couche (étape 13, facultative) permettant de rendre la surface de la couche sensiblement plane et parallèle au support, le retrait du support (étape 14), la redistribution des plots entre les composants et/ou vers la périphérie au moyen de conducteurs métalliques (étape 15), permettant
35 d'obtenir une structure hétérogène reconstituée, l'amincissement de ladite

4

structure par surfaçage hétérogène consistant en un polissage non sélectif de la couche de polymère et d'au moins un composant passif (étape 16).

La première étape du procédé selon l'invention, repérée 11 sur la figure 1, consiste à positionner et fixer sur un support plan les composants munis de plots pour leur interconnexion et destinés à être connectés entre eux.

Les figures 2A et 2B illustrent selon un exemple la réalisation des étapes du procédé décrit sur la figure 1. Pour simplifier, on décrit sur ces figures la connexion d'un composant actif, repéré 21, d'un premier composant passif, par exemple un fil conducteur 20, et d'un second composant passif, dans cet exemple un condensateur céramique, repéré 22. Sur la figure 3C est décrite la connexion d'un composant actif et d'un composant passif de type MEMS noté 27. Ces composants sont positionnés et fixés sur un support 23. Les plots des composants, repérés respectivement 211 pour le composant actif et 221 pour le condensateur céramique, sont en contact avec le support. En pratique, pour des questions d'optimisation du procédé, un grand nombre de composants agencés sous forme de motifs sensiblement identiques peuvent être positionnés et fixés sur le support 23. Le procédé est alors appliqué de façon collective sur l'ensemble du support et la structure reconstituée (ou « wafer » reconstituée) obtenue à l'issue du procédé sera découpée pour obtenir autant de composants hétérogènes individuels.

Avantageusement, le support 23 est une feuille adhésive qui peut être décollée sans traitement particulier, comme par exemple une feuille en chlorure de polyvinyle du type de celle utilisée dans la fabrication des rondelles en silicium ou « wafer » selon l'expression anglo-saxonne, et couramment appelée peau de tambour. Le positionnement des composants, très précis, est réalisé par exemple grâce à un contrôle optique par caméra avec en repère des plots de référence. L'utilisation d'une feuille adhésive comme support permet d'éviter le collage par colle des composants qui est plus compliqué à mettre en œuvre car la goutte de colle doit être extrêmement bien calibrée et de très faible épaisseur pour ne pas toucher les plots, et plus limité dans les possibilités d'application car les plots doivent être nécessairement en périphérie du composant. Par ailleurs, une feuille adhésive peut être retirée sans traitement particulier, par pelage, tandis

5

qu'une fixation par collage du support nécessite un traitement thermique pour polymériser la colle et un traitement chimique par acide pour le retirer.

Dans l'exemple de réalisation illustré sur les figures 2A et 2B, le condensateur céramique 22 a subi une étape préalable d'amincissement décrit au moyen de la figure 3A. Cette étape, facultative, permet d'amincir le condensateur céramique selon deux faces en vis-à-vis et d'en réduire encore ainsi l'épaisseur. Le condensateur céramique (30) comprend de façon classique une zone d'électrodes planes paires et impaires intercalées, repérées respectivement 31 et 32, deux zones en céramique de remplissage 33 et 34 situées de part et d'autre de la zone d'électrodes, qui ne sont pas électriquement fonctionnelles, et deux plots de terminaison repérés 35 (en général en argent-palladium ou nickel-or) auxquels sont reliées par exemple respectivement les électrodes paires 31 et impaires 32. Le condensateur céramique est aminci selon l'une de ses faces, par exemple par polissage.

Selon une première variante représentée sur la figure 3A, le condensateur est aminci selon une face parallèle aux électrodes. Pour cela, le condensateur est par exemple collé sur un support 36 au moyen d'un matériau adhésif pouvant être facilement décollée, par exemple de la cire 37 ou une feuille collante telle que celle décrite précédemment. Le polissage peut s'effectuer dans les zones 33 et 34 non électriquement fonctionnelles. Ainsi l'exemple de la figure 3A montre le condensateur aminci dans la zone en céramique 33 selon le plan de coupe repéré C. Toutefois, si cela est nécessaire, la déposante a montré qu'il est possible d'amincir dans la zone d'électrodes. Naturellement, la valeur capacitive va décroître au fur et à mesure de la suppression des niveaux d'électrodes. Pour des questions de fiabilité, on veillera à arrêter le polissage au niveau d'une électrode ou au niveau du diélectrique sous-jacent. Un contrôle optique peut être effectué pour vérifier que l'amincissement n'est pas réalisé de travers par rapport au plan des électrodes. Le très faible prix des condensateurs céramiques (10 à 100 fois inférieur à celui des condensateurs déposés) permet de trier les composants une fois amincis et de ne conserver que les bons, par des techniques de test de fiabilité de condensateurs céramiques non destructives et instantanées, connues de l'homme de l'art. Les condensateurs amincis sont ensuite décollés puis ils peuvent être reportés sur le support 23 (figure 2A), la face amincie faisant face au support de telle sorte que les sections

351 des plots de terminaison (figure 3A) assurent la fonction de plots 221 du composant passif.

La figure 3B illustre le cas de l'aminçissement préalable d'un condensateur céramique avec électrode rapportée. Il est possible en effet
5 que les condensateurs céramiques présentent des plots de terminaison 35 en un matériau non compatible avec la métallisation que l'on va appliquer lors de l'étape de redistribution des plots (étape 15 décrite ci-dessous), et qui est fixée par la technologie de métallisation de plots des puces. Ainsi, il peut être nécessaire d'effectuer le report des condensateurs aminçis avec des
10 métaux ou alliages non oxydables (or ou or-palladium, par exemple). Dans l'exemple de réalisation décrit sur la figure 3B, des électrodes 39 sous forme de ruban ou de fil, sont collées aux plots de terminaison 35 au moyen de colle conductrice (à l'argent par exemple), ou par brasage. Après aminçissement (coupe C), les électrodes non oxydables 39 présentent des
15 sections 391 qui peuvent assurer la fonction de plots 221 du composant passif (figure 2A).

Selon une seconde variante, le condensateur peut être aminci selon l'une de ses faces perpendiculaire au plan des électrodes, ce qui réduit la valeur capacitive mais permet de garder la symétrie de positionnement
20 des électrodes par rapport aux faces qui leur sont parallèles. Les métallisations externes 35 des électrodes se prolongeant sur les quatre faces adjacentes, le condensateur pourra être collé sur le support adhésif 23 par les extrémités des métallisations 35 avec les électrodes parallèles ou perpendiculaires au plan du support.

25 Le procédé d'interconnexion selon l'invention s'applique bien entendu à l'interconnexion d'autres composants passifs. La figure 4 représente le schéma d'un composant passif du commerce, de type résistance, auquel le procédé peut s'appliquer. La résistance 40 comprend un substrat inerte 41 par exemple en alumine, dont l'épaisseur est de l'ordre
30 du millimètre, une couche résistive 42 (de l'ordre du micron) et des plots conducteurs 43 généralement formés de couches en matériau conducteur qui enrobent les faces latérales du composant, de part et d'autre de la couche active. Pour ce type de composant, la couche active 42, très fine, est positionnée à proximité d'une face. L'aminçissement préalable du
35 composant est possible sur la face opposée à celle portant la couche active.

7

Le composant est ensuite positionné et fixé sur le substrat avec la face portant la couche active faisant face au substrat. Au cours du procédé d'interconnexion selon l'invention, le composant est positionné sur le support 23 (figure 2A) par ses plots 43, avec la couche active côté support de telle sorte que l'amincissement (étape 16 du procédé, décrite ci-dessous) puisse se faire dans la couche inerte. Les zones 431 des plots 43 en contact avec le support 23 forment les plots 221 du composant (figure 2A).

Le procédé s'applique de la même façon à un composant de type inductance, la couche active étant alors une couche inductive.

10 L'étape suivante, repérée 12, consiste à déposer sur l'ensemble des composants et du support une couche de polymère (repérée 24 sur les figures 2A, 2B), par exemple de la résine époxy.

La rectification de la couche de polymère (étape 13) est une étape facultative du procédé d'interconnexion selon l'invention, particulièrement intéressante dans le cas où le procédé est appliqué de façon collective à une rondelle reconstituée. Elle permet en effet de rendre la surface de la couche sensiblement plane et parallèle au support 23 et de donner à la structure une épaisseur calibrée (typiquement 0,8 mm) compatible des machines habituellement utilisées pour l'étape ultérieure de redistribution des plots sur les rondelles en silicium. La rectification, indiquée A sur la figure 2A, consiste en un rodage suivi éventuellement d'un polissage. La déposante a montré qu'il est possible, si l'épaisseur des composants le requiert, et notamment des composants passifs, de procéder à un amincissement hétérogène, c'est à dire non sélective, résultant en une coupe dans l'épaisseur de la structure à travers les différents matériaux que forment la diversité des composants et de la couche.

Le support 24 (étape 14) est ensuite retiré pour procéder à la redistribution des plots (étape 15). Avantageusement, le support étant formé d'une feuille adhésive, le retrait est effectué par un simple pelage de la feuille.

La redistribution des plots vise à connecter ensemble les composants d'un même motif et/ou à faire des connexions vers la périphérie du motif en vue d'une interconnexion à trois dimensions ultérieure. La figure 2B illustre un mode de réalisation avantageux de cette étape. Le support 23 étant retiré, on dépose sur l'ensemble de la surface une couche 25 d'un

matériau isolant de type polymère photogravable ou d'un polymère gravable sur laquelle on dépose une couche de polymère de type photoresist®. Le motif correspondant au schéma des plots 221 est gravé dans la couche de polymère par illumination à travers un masque. Une couche de métal est ensuite déposée, puis à nouveau la couche de métal est gravée par une technique similaire suivant un motif de connexions prédéterminé afin de former les conducteurs métalliques 26 assurant la connexion du composant vers un autre composant et/ou vers la périphérie. Dans certains cas de connexions complexes, plusieurs couches de métal peuvent être déposées les unes sur les autres. Le choix du métal doit être compatible du matériau dont sont constitués les plots 221 des composants passif et actif. Par exemple, le métal est un alliage de type tricouche classiquement utilisé et comportant des couches de titane-tungstène, nickel et or.

A l'issue de cette étape, on obtient une structure hétérogène reconstituée. L'étape suivante, repérée 16, consiste alors à amincir cette structure par surfaçage hétérogène, c'est-à-dire une coupe plane non sélective dans l'épaisseur de la structure à travers les différents matériaux que forment la diversité des composants et de la couche. Ainsi, la coupe notée B sur la figure 2B est faite à travers le polymère formant la couche 24, le matériau formant le composant passif, par exemple la céramique pour un condensateur tel que décrit sur la figure 2B, ou l'alumine dans le cas d'une résistance et éventuellement le silicium formant le support du composant actif. En pratique, la coupe est faite par rodage suivi d'un polissage non sélectif de la surface de la structure. Le rodage et le polissage sont faits avantageusement par abrasion mécanique, procédé très utilisé dans le domaine des semi-conducteurs et peu coûteux. On obtient alors une structure hétérogène amincie qui peut être découpée (étape 17) pour former des composants élémentaires hétérogènes ultra minces. Les composants ainsi obtenus sont à deux dimensions. Ils peuvent être utilisés en tant que tels pour réaliser des micro boîtiers à deux dimensions, ou, comme cela est décrit plus loin, pour l'empilage en trois dimensions.

Les MEMS constituent un autre cas particulièrement intéressant de composant passif auquel peut s'appliquer le procédé d'interconnexion selon l'invention. Les MEMS sont des composants électromécaniques gravés dans le silicium et présentant des fonctions de type capteur, actuateur,

commutateur, etc. Très sensibles à l'humidité et aux contraintes extérieures, ils sont nécessairement agencés dans une cavité protégée par un capot, par exemple en plastique. La figure 2C illustre l'interconnexion d'un MEMS 27 et d'une puce 21 avec le procédé selon l'invention. Le MEMS 27 comprend, protégés par un capot 270, une partie sensible 271 gravée dans un substrat 272 en général en silicium. Le substrat est positionné et collé sur le support 23 (non représenté sur la figure 2C). La partie sensible est située sur le substrat 272 sur la face opposée à celle en contact avec le support, en effet, elle ne doit pas recevoir de colle ou de résine et rester hors contrainte. Un substrat 273, par exemple en Alumine ou en circuit imprimé, c'est à dire comportant une feuille isolante avec une couche de cuivre revêtue de Nickel et d'or gravée sur chacune des 2 faces, permet d'interfacer la puce et son substrat avec le support 23 et permet de connecter la partie sensible du MEMS aux conducteurs du composant hétérogène. L'interface 273 présente deux faces équipées de contacts métalliques 275 et 276 respectivement sur la face en vis-à-vis du support 23 sur lequel l'interface est collée et sur la face opposée, les contacts étant reliés entre eux. Les contacts 276 sont reliés à des plots métalliques 274 du substrat 272, en contact avec la surface sensible 271, par des fils de connexion 277. Après avoir interconnecté le MEMS avec l'interface, le capot 270 qui peut être constitué de matériau organique (résine époxy) ou inorganique (silicium, verre, céramique comme l'alumine, métal ou alliages métalliques) est « collé » sur l'interface 273. On veille à ce que l'épaisseur du capot soit suffisante pour que après l'amincissement définitif il puisse toujours maintenir son intégrité et constituer une cavité protectrice pour le MEMS. Conformément à l'invention, le support est ensuite retiré pour procéder à la redistribution des plots. La redistribution des plots est faite selon le procédé décrit précédemment. Le pourtour du capot n'est en général relié avec rien. Si pour des raisons électriques de blindage par exemple il devait être connecté à une masse électrique, il suffit de métalliser son pourtour (métallisation 278) si celui ci est isolant ou de ne rien faire si celui ci est conducteur ; le pourtour 278 sera alors connecté à des plots 279 de l'interface 273. Dans l'exemple de la figure 2C, deux couches de métallisation 261 et 262 sont prévues, déposées sur deux couches de matériau isolant 251, 252 qui permettent de connecter le capot à

la masse par l'intermédiaire de son pourtour 278. L'amincissement (coupe B) se fait dans l'épaisseur du capot.

Selon une variante avantageuse, le procédé d'interconnexion tel que décrit précédemment s'applique à la réalisation de composants
5 hétérogènes amincis à trois dimensions. Le procédé mis en œuvre pour la réalisation de composants 3D reprend des étapes du procédé décrit dans la demande de brevet français N°90 154 73 déposée le 11/12/1990 au nom de la déposante. Les étapes sont rappelées brièvement sur la figure 5 et la figure 6 illustre selon un exemple les différentes étapes. La réalisation (50)
10 des composants élémentaires hétérogènes amincis (notés 60 sur la figure 6) est faite par le procédé d'interconnexion selon l'invention tel que décrit précédemment et illustré sur la figure 1. Une vue en coupe d'un exemple de composant élémentaire hétérogène aminci ainsi réalisé est montré sur la figure 2B. Les composants élémentaires présentent notamment des
15 connexions 601 (figure 6) orientées vers la périphérie du composant. Les composants sont ensuite empilés et collés (étape 51) sur un substrat 61. Les composants 60 sont soit des composants identiques soit des composants présentant des fonctions électriques différentes. Le substrat 61 est par exemple une feuille adhésive du type de celle décrite précédemment.
20 Avantageusement, le premier composant 62 collé sur le substrat est un composant d'interconnexion, par exemple un substrat en circuit imprimé, pour la connexion ultérieure du composant 3D, et comprenant des plots 621 positionnés sur la face côté substrat reliés à des plots 622 positionnés sur la face en vis-à-vis. Les composants élémentaires 60 sont donc empilés sur ce
25 premier composant d'interconnexion et collés, par exemple au moyen d'une colle époxy 63. L'ensemble formé de l'empilement des composants élémentaires 60 et du composant d'interconnexion 62 est enrobé (étape 52, figure 5) avec un matériau polymère 64 (par exemple une résine époxy) pour former un bloc en forme de parallélépipède. Les faces de ce bloc sont
30 ensuite métallisées afin de former les connexions (étape 54). Avantageusement, le procédé mis en œuvre est un procédé collectif. Sur un substrat unique 61, les composants hétérogènes individuels sont empilés et collés les uns sur les autres comme décrit ci-dessus. Le matériau d'enrobage est appliqué sur l'ensemble du support puis la structure obtenue est
35 découpée (étape 53) de façon à faire apparaître les sections de tous les

conducteurs (601, 622) arrivant en périphérie pour chacun des niveaux constitués des composants élémentaires 60 et du composant d'interconnexion 62. Les faces de ce bloc sont ensuite métallisées selon 4 ou 5 faces (étape 54), mettant en court-circuit l'ensemble des conducteurs aboutissant à la périphérie de chaque niveau. Puis une étape de gravure par exemple par laser permet d'isoler des groupes desdits conducteurs pour former le schéma électrique d'interconnexion (étape 55).

La figure 7 illustre selon une vue de coupe un exemple de réalisation d'un composant hétérogène aminci à trois dimensions, obtenu par le procédé tel que décrit sur la figure 5.

Le composant hétérogène à trois dimensions, aminci, comprend le composant d'interconnexion 62 avec les plots 621 pour la connexion avec le substrat sur lequel il sera reporté afin d'être interconnecté avec d'autres et, empilé sur celui-ci, les composants élémentaires hétérogènes amincis 60, entre lesquels sont disposées des couches de colle 63. La couche de métallisation 71 mettant en court-circuit les conducteurs aboutissant à la périphérie de chaque niveau est déposée sur les 4 ou les 5 faces du composant en trois dimensions, permettant de former après gravure un réseau d'interconnexion entre l'ensemble des différents niveaux. Sur l'exemple de la figure 7 sont représentés des composants actifs 21 et passifs 20, 22 de type condensateur et fils de connexion respectivement. L'intérêt de tels fils de connexion 20 peut être l'interconnexion des différents niveaux grâce à l'utilisation d'une couche 63 conductrice, telle une colle anisotropique de type ACF (pour « Anisotropic Conductive Film » selon l'expression anglo-saxonne), sous forme liquide ou sous forme de film, qui est conductrice dans la direction dans laquelle est exercée une pression.

La figure 8 illustre par un schéma un autre exemple de mise en œuvre du procédé d'interconnexion selon l'invention pour la réalisation de composants hétérogènes amincis à trois dimensions. Le procédé comprend substantiellement les étapes du procédé décrit sur la figure 1. Seulement selon cet exemple, plusieurs composants actifs sont empilés les uns sur les autres avant le dépôt de la couche de polymère (étape 12 figure 1). Cette mise en œuvre du procédé selon l'invention est particulièrement intéressante dans le cas où les composants actifs présentent des épaisseurs suffisamment faibles pour pouvoir être empilés avec une hauteur totale de

l'empilement qui reste inférieure à la hauteur du composant passif. Ainsi lors de l'étape d'amincissement hétérogène de la structure, les composants actifs ne seront pas touchés, par contre il sera procédé à un surfacage non sélectif de la couche de polymère et des composants passifs, permettant de réduire
5 l'épaisseur du composant hétérogène ainsi formé.

Comme précédemment, le procédé décrit ici comprend le positionnement et la fixation sur un support plan d'au moins un composant passif 80 et d'au moins un premier composant actif 81, les plots des composants (respectivement 801, 811) étant en contact avec le support.
10 Cette étape, semblable à celle décrite sur la figure 2A n'est pas représentée sur la figure 8. Le support plan est par exemple une feuille adhésive telle que décrite précédemment. A la différence du procédé décrit sur la figure 2A, le procédé comprend en outre l'empilement et le collage sur le premier composant actif 81 d'un second composant actif 82, les plots 821 du second
15 composant étant sur la face opposée à celle en contact avec le premier composant. Sur ce second composant, peuvent éventuellement encore être empilés un ou plusieurs autres composants actifs 83, les plots 831 de chaque autre composant étant sur la face opposée à celle en contact avec le composant inférieur. Le nombre de composants actifs qui peuvent être
20 empilés dépend de leur épaisseur par rapport à celle du composant passif 80. Selon l'invention, la connexion des composants actifs est faite de la manière suivante. Selon cette variante, un ou plusieurs adaptateurs de plots 84 sont positionnés et fixés sur le support plan (non représenté) de la même façon que le composant passif 80 et que le premier composant actif 81. Les
25 adaptateurs peuvent être du même type que ceux décrits précédemment (figure 2C). Chaque adaptateur présente deux faces avec des contacts métalliques reliés entre eux, notés respectivement 841 sur la face en contact avec le support et 842 sur l'autre face, en vis-à-vis. Les adaptateurs 84 peuvent être formés d'une grille métallique. La grille métallique enrobée dans
30 une résine est constituée par exemple d'alliage ferro-nickel, de cuivre. Elle est nickelée et dorée de façon à pouvoir recevoir le cablage de fils. Le procédé comprend la formation de connexions au moyen de fils 822 entre les plots 821 du second composant 82 et les contacts 842 de l'adaptateur, ainsi que, le cas échéant, la formation de connexions par des fils connecteurs 832
35 entre les plots de chaque autre composant 83 et les contacts 842 de

13

l'adaptateur ou les plots de composant inférieur, ici les plots 821 du second composant 82. Les étapes ultérieures du procédé sont semblables à celles décrites dans l'exemple de la figure 1 et comprennent le dépôt d'une couche de polymère 85 sur l'ensemble du support et des composants, le retrait du support, puis la redistribution des plots entre les composants et/ou vers la périphérie au moyen de conducteurs métalliques 86 permettant d'obtenir une structure hétérogène 3D reconstituée. Cette structure est ensuite soumise à un amincissement hétérogène par surfaçage non sélectif de la couche de polymère et des composants passifs (coupe notée E sur la figure 8). Dans ce cas, les composants actifs ne sont pas amincis lors de l'étape d'amincissement hétérogène, ces composants étant de toute façon supposés suffisamment minces en eux-mêmes. La redistribution des plots dans cet exemple est faite de la même façon que celle décrite à partir de la figure 2B avec dépôt d'une couche isolante photogravable (87, figure 8), la gravure de la couche selon un motif correspondant au positionnement des plots (801, 811, 841), le dépôt d'une couche de métal, puis la gravure de la couche de métal selon le schéma souhaité des conducteurs métalliques.

Comme précédemment, les composants passifs peuvent subir une étape préalable d'amincissement. En outre, le procédé peut être appliqué de façon collective en fixant un grand nombre de composants agencés sous forme de motifs identiques sur un même support. La structure reconstituée obtenue à l'issue du procédé sera alors découpée pour obtenir autant de composants hétérogènes individuels.

REVENDICATIONS

- 1- Procédé d'interconnexion de composants actif (21) et passif (22), munis de plots (211, 221) pour leur interconnexion, caractérisé en ce qu'il comprend :
- le positionnement et la fixation (11) sur un support plan (23) d'au moins un composant actif et un composant passif, les plots étant en contact avec le support ,
 - le dépôt (12) d'une couche de polymère (24) sur l'ensemble du support et desdits composants,
 - le retrait (14) du support,
 - la redistribution des plots (15) entre les composants et/ou vers la périphérie au moyen de conducteurs métalliques (26) agencés selon un schéma prédéterminé, permettant d'obtenir une structure hétérogène reconstituée,
 - l'amincissement hétérogène (16) de ladite structure par surfacage non sélectif de la couche de polymère et d'au moins un composant passif (22).
- 2- Procédé selon la revendication 1, comprenant en outre une étape de rectification (13) de ladite couche de polymère (24) préalable à l'étape de redistribution des plots, permettant de calibrer l'épaisseur de la couche à une valeur prédéterminée et de rendre la surface de ladite couche sensiblement plane et parallèle au support (23).
- 3- Procédé selon la revendication 2, dans lequel la rectification comprend une première étape d'amincissement hétérogène de la couche par surfacage non sélectif de la couche de polymère et d'au moins un composant passif.
- 4- Procédé selon l'une des revendications précédentes, dans lequel le surfacage est réalisé par rodage et polissage non sélectif de la couche de polymère et des composants.
- 5- Procédé selon l'une des revendications précédentes, dans lequel le support est constitué d'une feuille adhésive et le retrait se fait par pelage de la feuille.

6- Procédé selon l'une des revendications précédentes, dans lequel la redistribution des plots comprend le dépôt d'une couche isolante photogravable (25), la gravure de ladite couche selon un motif correspondant au positionnement des plots (211, 221), le dépôt d'une couche de métal, la
5 gravure de ladite couche de métal selon le schéma prédéterminé des conducteurs métalliques (26).

7- Procédé selon l'une des revendications précédentes, comprenant une étape préalable (10) d'amincissement des composants passifs.

10 8- Procédé selon la revendication 7, dans lequel un composant passif au moins étant un condensateur céramique (30) avec une zone d'électrodes planes paires et impaires intercalées (31, 32), deux zones (33, 34) en céramique de remplissage de part et d'autre de la zone d'électrodes et deux plots de terminaison latéraux (35) auxquels sont reliées
15 respectivement les électrodes paires et impaires, l'étape préalable d'amincissement consiste en l'amincissement d'une des dites zones en céramique selon un plan parallèle aux électrodes.

9- Procédé selon la revendication 7, dans lequel un composant passif au moins étant un condensateur céramique (30) avec une zone
20 d'électrodes planes paires et impaires intercalées (31, 32), deux zones (33, 34) en céramique de remplissage de part et d'autre de la zone d'électrodes et deux plots de terminaison latéraux (35) auxquels sont reliées respectivement les électrodes paires et impaires, l'étape préalable d'amincissement consiste en l'amincissement selon l'une de ses faces
25 perpendiculaire au plan aux électrodes.

10- Procédé selon l'une des revendications 7 à 9, dans lequel un composant passif au moins étant une résistance (40) ou une inductance avec un substrat inerte (41), une couche active (42) sur une face dudit substrat et des plots conducteurs (43) enrobant les faces latérales du
30 composant de part et d'autre de la couche active, l'étape préalable d'amincissement consiste en l'amincissement dudit substrat (41), la face portant la couche active (42) faisant face au support lors du positionnement des composants passifs sur le support.

11- Procédé selon l'une des revendications précédentes, dans
35 lequel un composant passif au moins étant un MEMS (27) avec une partie

sensible (271) en contact avec des plots métalliques (274) et gravée dans un substrat (272), il comprend :

- le positionnement et la fixation dudit substrat sur le support (23) par l'intermédiaire d'une interface (273) avec deux faces présentant un premier et un second contacts métalliques (275, 276) reliés entre eux, placés respectivement sur la face en vis-à-vis du support (23) sur lequel l'interface est fixée et sur la face opposée, ledit second contact (276) étant relié aux plots métalliques (274) du substrat (272) par des fils de connexion (277),
- le positionnement et la fixation sur l'interface d'un capot (270) de protection du MEMS.

12- Procédé selon l'une des revendications précédentes, dans lequel les composants actif et passif étant agencés sur le support pour former un ensemble de motifs identiques, il comprend en outre la découpe (17) de la structure hétérogène aminci autour desdits motifs, permettant d'obtenir autant de composants élémentaires hétérogènes amincis identiques.

13- Procédé d'interconnexion en trois dimensions de composants actif et passif, munis de plots pour leur interconnexion, comprenant :

- la réalisation (50) par le procédé selon la revendication 12 d'au moins deux composants élémentaires hétérogènes amincis (60), la redistribution des plots se faisant notamment vers la périphérie,
- l'empilement et le collage (51) desdits composants hétérogènes,
- l'enrobage (52) de l'empilement à l'aide d'un matériau polymère,
- la découpe (53) dudit matériau pour former autour dudit empilement un bloc parallélépipédique dont les faces font apparaître les conducteurs périphériques desdits composants actif et passif,
- le dépôt (54) d'une couche de métallisation (71) sur une partie au moins desdites faces,
- la formation (55) sur les faces dudit bloc d'un réseau d'interconnexion des conducteurs par gravure laser de la couche de métallisation (71).

14- Composant hétérogène aminci caractérisé en ce qu'il comprend une couche de polymère (24) présentant deux surfaces sensiblement planes et parallèles avec une face polie et une face non polie, et, enrobés dans ladite couche, au moins un composant actif (21) et un

composant passif (22), les composants présentant deux faces, une première face munie de plots (211, 221) pour l'interconnexion des composants, les plots de l'ensemble des composants étant reliés par des conducteurs métalliques formant un support plan, en contact avec la surface non polie de ladite couche et une seconde face, lesdites secondes faces de l'ensemble des composants passifs étant polies de telles sorte à former une surface plane homogène avec ladite surface plane de la couche de polymère.

5 15- Composant hétérogène aminci en trois dimensions comprenant au moins deux composants hétérogènes amincis (60) selon la revendication 14 empilés l'un sur l'autre, séparés par une couche (63),
10 présentant des conducteurs (601) connectés aux plots des composants actif et passif de chacun desdits composants hétérogènes s'étendant jusqu'aux faces de l'empilement, et des connexions pour l'interconnexion des conducteurs, disposées sur les faces de l'empilement.

15 16- Composant hétérogène aminci en trois dimensions selon la revendication 15, dans lequel lesdites couches (60) sont des couches conductrices anisotropiques et un ou plusieurs desdits composants hétérogènes amincis (60) comprennent des composants passifs de type fils de connexion (20) permettant la connexion desdits composants hétérogènes
20 amincis avec d'autres composants hétérogènes amincis (60) empilés.

17- Procédé d'interconnexion en trois dimensions de composants actif et passif, munis de plots pour leur interconnexion, caractérisé en ce qu'il comprend :

- le positionnement et la fixation sur un support plan d'au moins un
25 composant passif (80) et d'au moins un premier composant actif (81), les plots (801, 811) étant en contact avec le support, et d'un adaptateur de plots (84), ledit adaptateur présentant des contacts métalliques (841, 842) sur deux faces reliés l'un à l'autre, l'une des faces en contact avec ledit support et l'autre face en vis-à-vis,

30 - l'empilement et le collage sur ledit premier composant actif d'un second composant actif (82), les plots (821) dudit second composant étant sur la face opposée à celle en contact avec le premier composant,

- la formation de connexions par des fils de connexion (822) entre les plots du second composant et les contacts de l'adaptateur,

18

- le dépôt d'une couche de polymère (85) sur l'ensemble du support et desdits composants,
 - le retrait du support,
 - la redistribution des plots entre les composants et/ou vers la
- 5 périphérie au moyen de conducteurs métalliques, permettant d'obtenir une structure hétérogène reconstituée,
- l'amincissement hétérogène de ladite structure par surfaçage non sélectif de la couche de polymère et des composants passifs.
- 18- Procédé d'interconnexion selon la revendication 17,
- 10 comprenant en outre l'empilement et le collage sur ledit second composant actif d'au moins un autre composant actif (83), les plots (831) de chaque autre composant étant sur la face opposée à celle en contact avec le composant inférieur, et la formation de connexions par des fils de connexion (832) entre les plots (831) de chaque autre composant et les contacts (842)
- 15 de l'adaptateur (84) ou les plots (821) de composant inférieur (82).

1/6

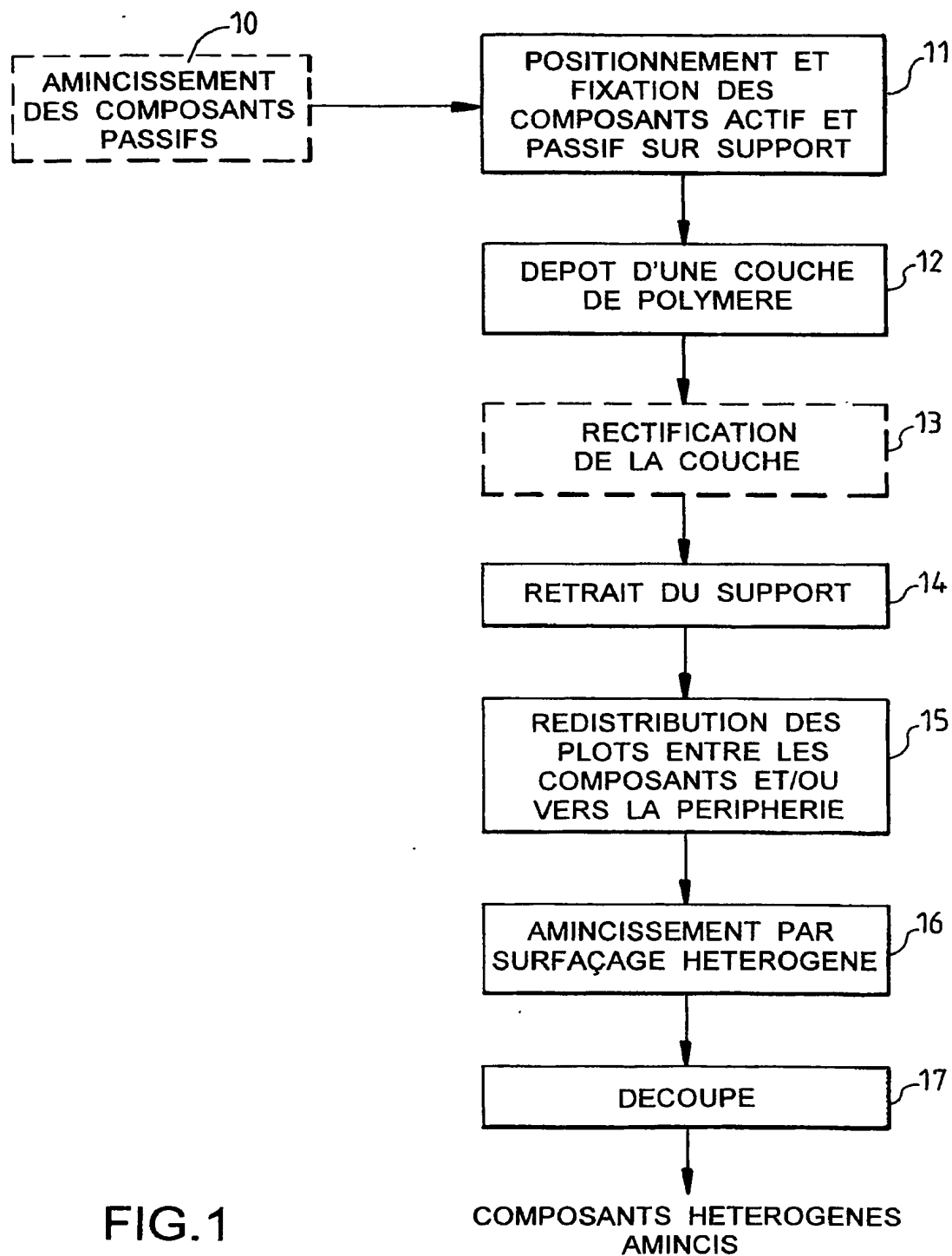


FIG.1

2/6

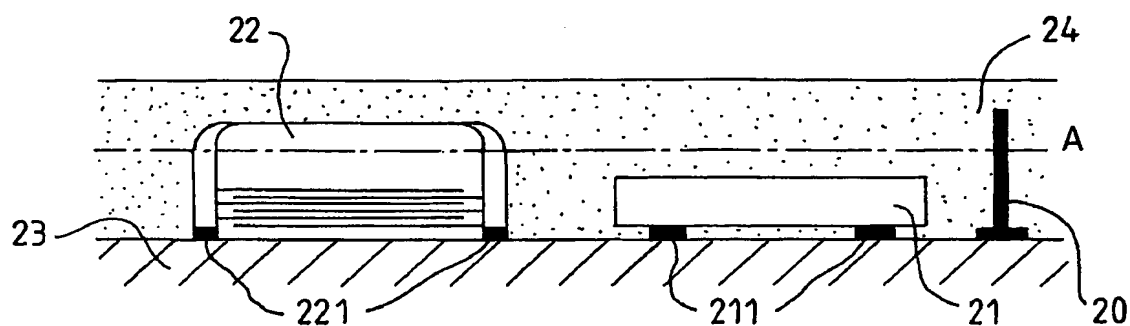


FIG. 2A

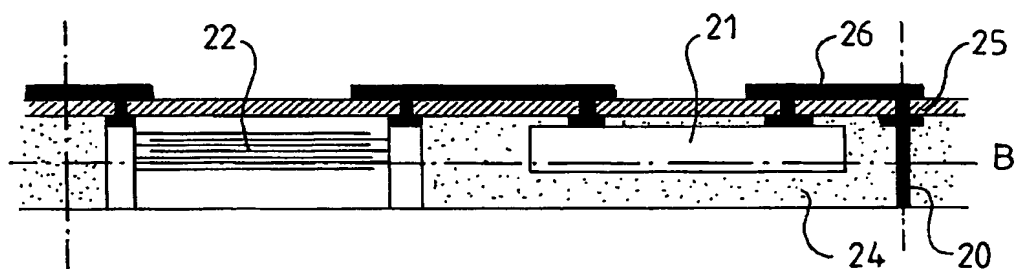


FIG. 2B

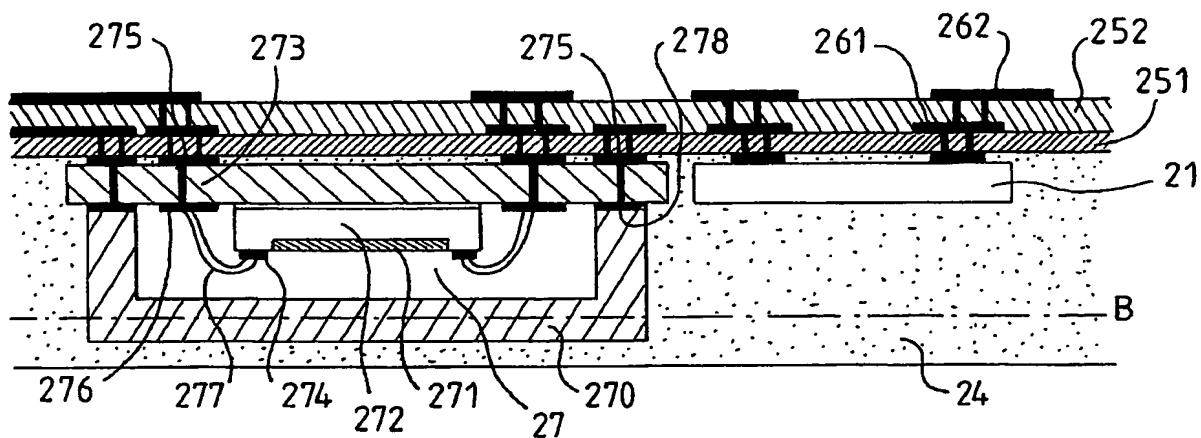


FIG. 2C

3/6

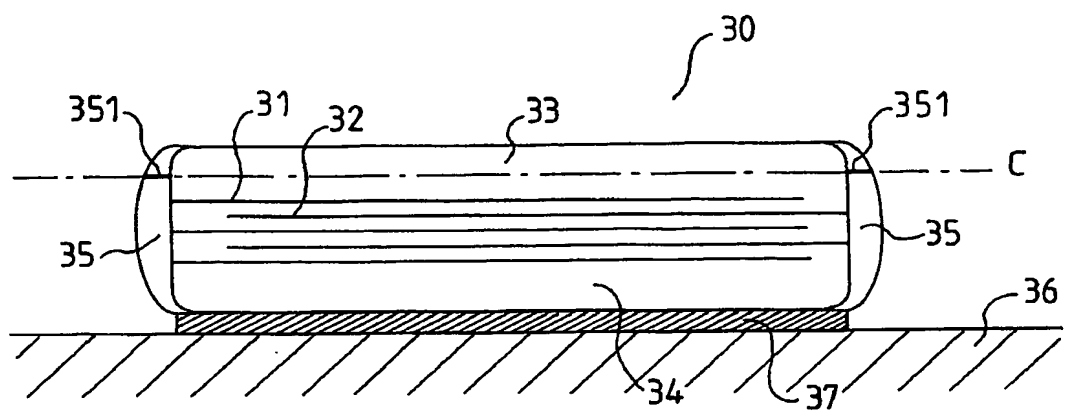


FIG. 3A

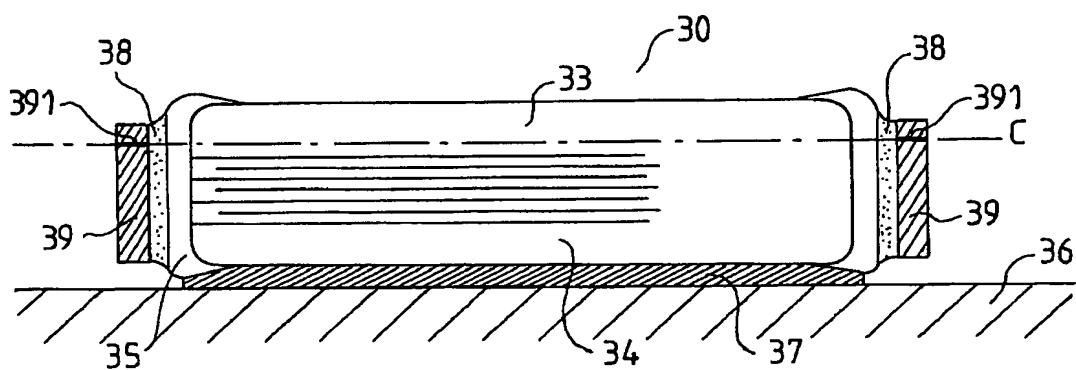


FIG. 3B

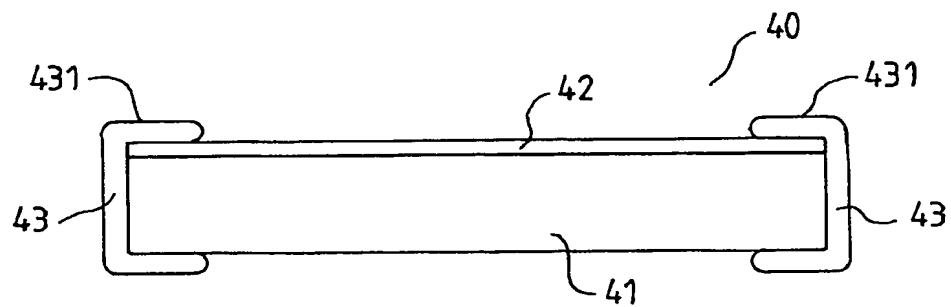


FIG. 4

4/6

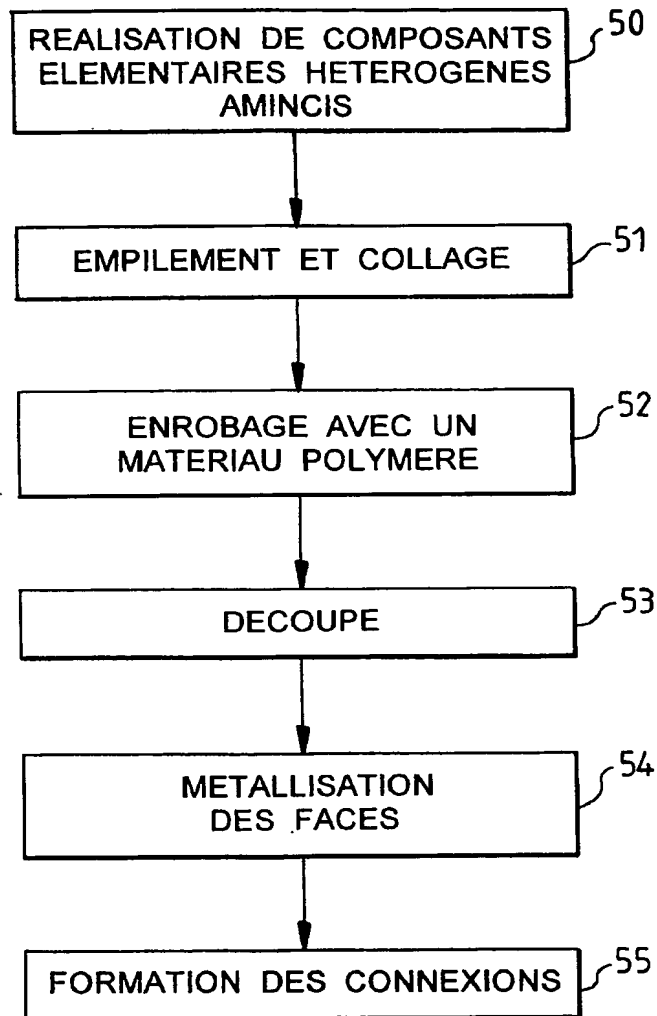


FIG.5

5/6

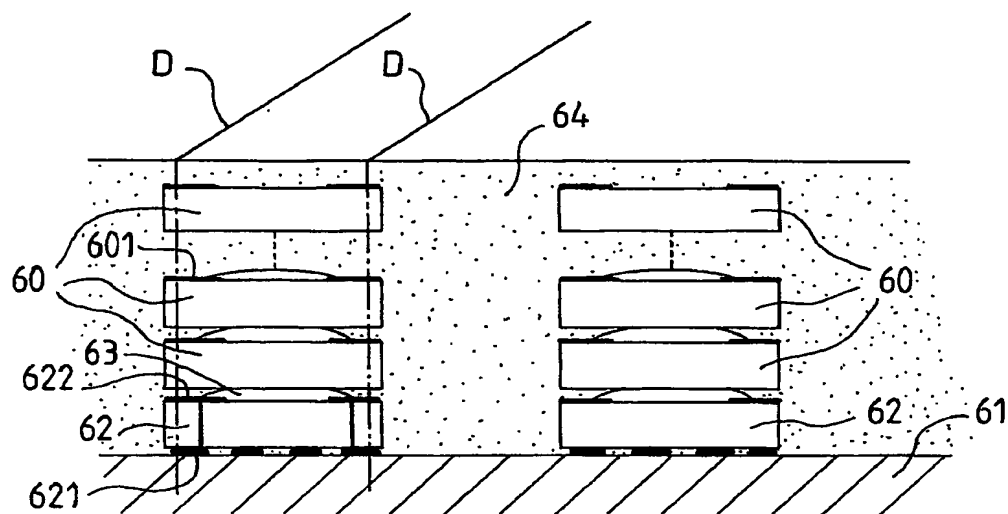


FIG. 6

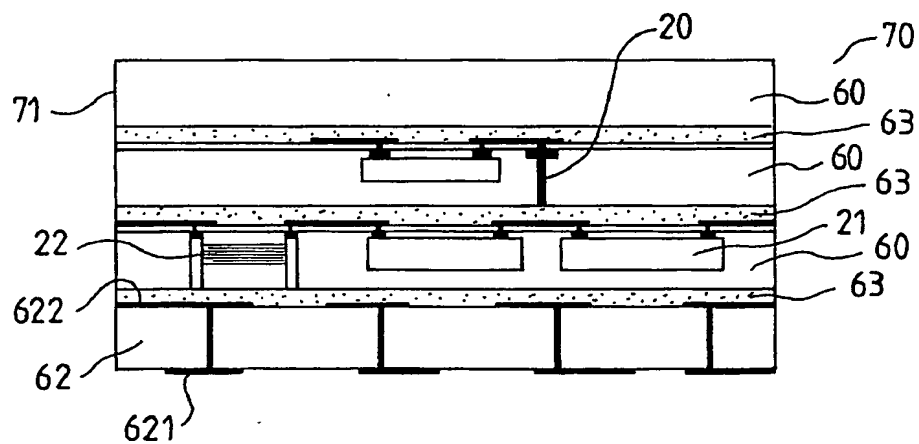


FIG. 7

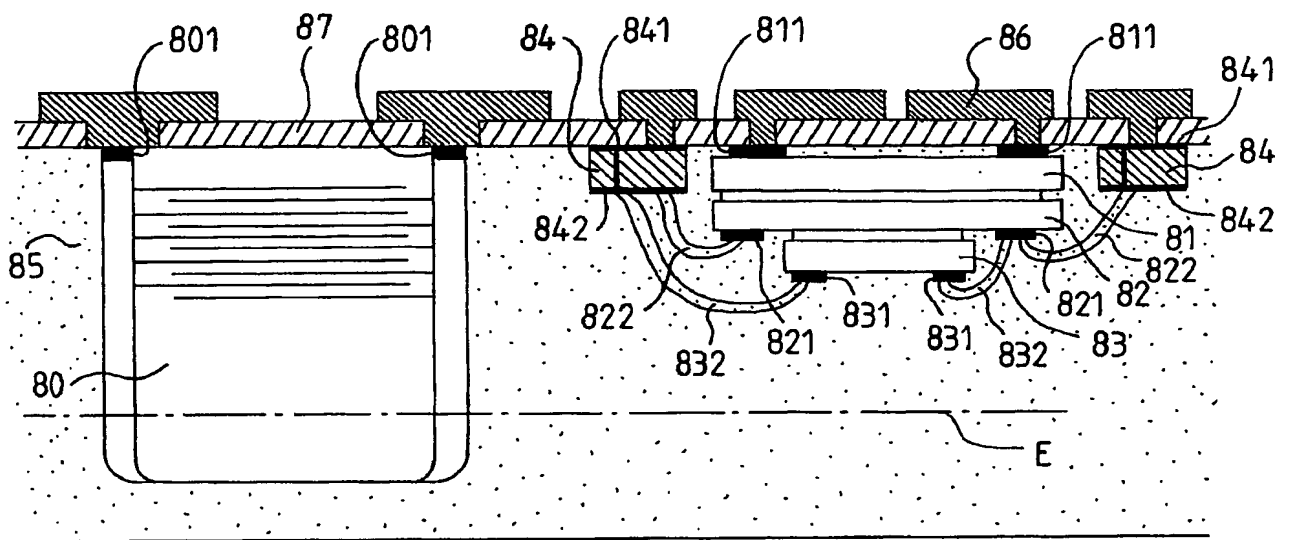


FIG.8

A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 H01L23/538 H01L21/98 H01L21/60 H01L21/68

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the International search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	EP 0 611 129 A (GEN ELECTRIC) 17 August 1994 (1994-08-17) column 15, lines 19-46 column 9, lines 55, FF the whole document	1-5, 7-14
Y	----- US 2002/175400 A1 (GERBER MARK A ET AL) 28 November 2002 (2002-11-28) the whole document	15-18
Y	----- US 2003/045030 A1 (HAYASHIDA TETSUYA ET AL) 6 March 2003 (2003-03-06) the whole document	15-17
Y	----- US 2003/045030 A1 (HAYASHIDA TETSUYA ET AL) 6 March 2003 (2003-03-06) the whole document	15-18
A	----- FR 2 818 804 A (THOMSON CSF) 28 June 2002 (2002-06-28) figures 1a-d, 2 ----- -/-	1-6

☒ Further documents are listed in the continuation of box C.☒ Patent family members are listed in annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- * & * document member of the same patent family

Date of the actual completion of the international search

16 November 2004

Date of mailing of the international search report

03/12/2004

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Kästner, M

INTERNATIONAL SEARCH REPORT

International Application No

PCT/EP2004/051314

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category °	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 02/15266 A (INTEL CORP) 21 February 2002 (2002-02-21) page 12, lines 1-20; figures 5a-f -----	7-10
A	US 5 324 687 A (WOJNAROWSKI ROBERT J) 28 June 1994 (1994-06-28) the whole document -----	6
A	EP 1 137 066 A (SHINKO ELEC IND) 26 September 2001 (2001-09-26) figures 16,18 -----	12,13
A	US 3 235 939 A (RODRIGUEZ ANTONIO R ET AL) 22 February 1966 (1966-02-22) the whole document -----	8,9

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/EP2004/051314

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
EP 0611129	A	17-08-1994	US 5353498 A	11-10-1994
			DE 69430765 D1	18-07-2002
			DE 69430765 T2	23-01-2003
			EP 0611129 A2	17-08-1994
			JP 7007134 A	10-01-1995
			US 5497033 A	05-03-1996
US 2002175400	A1	28-11-2002	NONE	
US 2003045030	A1	06-03-2003	JP 2003077946 A	14-03-2003
FR 2818804	A	28-06-2002	FR 2818804 A1	28-06-2002
WO 0215266	A	21-02-2002	AU 8325701 A	25-02-2002
			EP 1354351 A2	22-10-2003
			WO 0215266 A2	21-02-2002
			US 6734534 B1	11-05-2004
			US 2002020898 A1	21-02-2002
US 5324687	A	28-06-1994	NONE	
EP 1137066	A	26-09-2001	JP 2001339011 A	07-12-2001
			EP 1137066 A2	26-09-2001
			TW 504804 B	01-10-2002
			US 2001026010 A1	04-10-2001
US 3235939	A	22-02-1966	DE 1464417 A1	27-03-1969
			GB 995177 A	16-06-1965

A. CLASSEMENT DE L'OBJET DE LA DEMANDE

CIB 7 H01L23/538 H01L21/98 H01L21/60 H01L21/68

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)

CIB 7 H01L

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés)

EPO-Internal, WPI Data, PAJ

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	EP 0 611 129 A (GEN ELECTRIC) 17 août 1994 (1994-08-17) colonne 15, ligne 19-46 colonne 9, ligne 55, FF	1-5, 7-14
Y	le document en entier	15-18
Y	US 2002/175400 A1 (GERBER MARK A ET AL) 28 novembre 2002 (2002-11-28) le document en entier	15-17
Y	US 2003/045030 A1 (HAYASHIDA TETSUYA ET AL) 6 mars 2003 (2003-03-06) le document en entier	15-18
A	FR 2 818 804 A (THOMSON CSF) 28 juin 2002 (2002-06-28) figures 1a-d, 2	1-6
	----- -/-	

☒ Voir la suite du cadre C pour la fin de la liste des documents

☒ Les documents de familles de brevets sont indiqués en annexe

* Catégories spéciales de documents cités:

- *A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- *E* document antérieur, mais publié à la date de dépôt international ou après cette date
- *L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- *O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- *P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

- *T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
- *X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
- *Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
- *Z* document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

16 novembre 2004

Date d'expédition du présent rapport de recherche internationale

03/12/2004

Nom et adresse postale de l'administration chargée de la recherche internationale

Office Européen des Brevets, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Fonctionnaire autorisé

Kästner, M

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	WO 02/15266 A (INTEL CORP) 21 février 2002 (2002-02-21) page 12, ligne 1-20; figures 5a-f -----	7-10
A	US 5 324 687 A (WOJNAROWSKI ROBERT J) 28 juin 1994 (1994-06-28) le document en entier -----	6
A	EP 1 137 066 A (SHINKO ELEC IND) 26 septembre 2001 (2001-09-26) figures 16,18 -----	12,13
A	US 3 235 939 A (RODRIGUEZ ANTONIO R ET AL) 22 février 1966 (1966-02-22) le document en entier -----	8,9

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande Internationale No

PCT/EP2004/051314

Document brevet cité au rapport de recherche		Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP 0611129	A	17-08-1994	US 5353498 A	11-10-1994
			DE 69430765 D1	18-07-2002
			DE 69430765 T2	23-01-2003
			EP 0611129 A2	17-08-1994
			JP 7007134 A	10-01-1995
			US 5497033 A	05-03-1996
US 2002175400	A1	28-11-2002	AUCUN	
US 2003045030	A1	06-03-2003	JP 2003077946 A	14-03-2003
FR 2818804	A	28-06-2002	FR 2818804 A1	28-06-2002
WO 0215266	A	21-02-2002	AU 8325701 A	25-02-2002
			EP 1354351 A2	22-10-2003
			WO 0215266 A2	21-02-2002
			US 6734534 B1	11-05-2004
			US 2002020898 A1	21-02-2002
US 5324687	A	28-06-1994	AUCUN	
EP 1137066	A	26-09-2001	JP 2001339011 A	07-12-2001
			EP 1137066 A2	26-09-2001
			TW 504804 B	01-10-2002
			US 2001026010 A1	04-10-2001
US 3235939	A	22-02-1966	DE 1464417 A1	27-03-1969
			GB 995177 A	16-06-1965